



(19) Europäisches Patentamt

European Patent Office

Offic européen des brevets

SC 12894 TC AD



(11) EP 1 202 284 A2

(12)

EUROPÄISCHE PATENTANMELDUNG

(43) Veröffentlichungstag:
02.05.2002 Patentblatt 2002/18

(51) Int Cl.7: G11C 11/16

(21) Anmeldenummer: 01121863.3

(22) Anmeldetag: 11.09.2001

(84) Benannte Vertragsstaaten:
AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU
MC NL PT SE TR
Benannte Erstreckungsstaaten:
AL LT LV MK RO SI

- Lammers, Stefan
Wappingerstrasse Falls , NY 12533 (US)
- Gogi, Dietmar, Dr.
12524 Fishkill, NY (US)
- Roehr, Thomas, Dr.
85609 Aschheim (US)

(30) Priorität: 31.10.2000 DE 10053965

(74) Vertreter: Müller . Hoffmann & Partner
Patentanwälte
Innere Wiener Strasse 17
81667 München (DE)

(72) Erfinder:

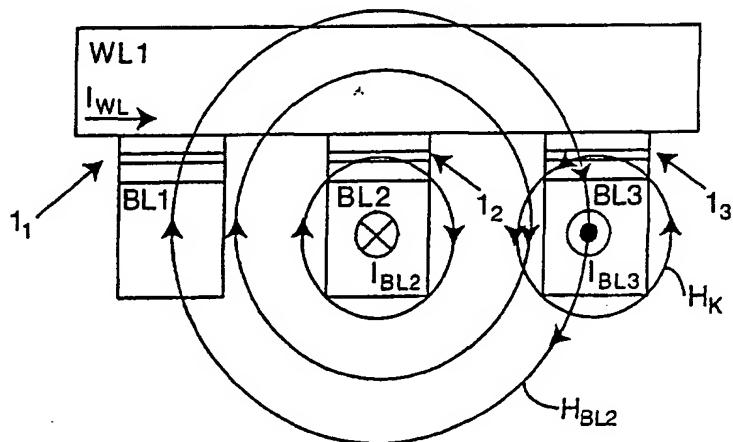
- Freitag, Martin, Dr.
81543 München (DE)

(54) Verfahren zur Verhinderung unerwünschter Programmierungen in einer MRAM-Anordnung

(57) Die Erfindung betrifft ein Verfahren zur Verhinderung unerwünschter Programmierungen in einer

MRAM-Anordnung, bei dem durch Kompensationsströme Kompensationsmagnetfelder erzeugt werden, welche Streumagnetfeldern entgegenwirken.

Fig. 1



EP 1 202 284 A2

Beschreibung

[0001] Die vorliegende Erfindung betrifft ein Verfahren zur Verhinderung unerwünschter Programmierungen in einer MRAM-Anordnung (MRAM = magnetoresistiver Speicher), bei der Speicherzellen in einem Speicherzellenfeld in wenigstens einer Ebene an Kreuzungsstellen zwischen Wortleitungen und Bitleitungen liegen, wobei durch die zu einer selektierten Speicherzelle gehörenden Wortleitungen bzw. Programmierleitungen und Bitleitungen Programmierströme geschickt sind, die auch in wenigstens einer zu der selektierten Speicherzelle benachbarten Speicherzelle ein dort als Streumagnetfeld wirkendes Magnetfeld erzeugen.

[0002] In Fig. 5 ist eine sogenannte MTJ-Speicherzelle (MTJ = Magnetic Tunnel Junction bzw. magnetischer Tunnelübergang) 1 zwischen einer Wortleitung WL und einer senkrecht zu dieser verlaufenden Bitleitung BL an deren Kreuzung gezeigt. Die MTJ-Speicherzelle besteht aus einem Mehrschichtsystem aus einer weichmagnetischen Schicht (freie Magnetschicht) WML, einer Tunnelbarrierenschicht TL und einer hartmagnetischen Schicht (feste Magnetschicht) HML. Eine Informationsspeicherung geschieht nun dadurch, dass die Magnetisierungsrichtung der weichmagnetischen Schicht WML in bezug auf der Magnetisierungsrichtung in der hartmagnetischen Schicht HML geändert bzw. gedreht wird. Die für diese Änderung der Magnetisierungsrichtung in der weichmagnetischen Schicht WML erforderlichen Magnetfelder werden durch einen Strom I_{WL} in der Wortleitung WL und einen Strom I_{BL} in der Bitleitung BL erzeugt. Diese Magnetfelder überlagern sich an der Kreuzung zwischen der Wortleitung WL mit der Bitleitung BL. Sind nämlich die Magnetisierungsrichtungen in den beiden magnetischen Schichten WML und HML gleich bzw. parallel zueinander, so besitzt die MTJ-Speicherzelle 1 einen niedrigen Widerstand R_C , während bei ungleichen bzw. antiparallelen Magnetisierungsrichtungen in den magnetischen Schichten WML und HML ein hoher Widerstand R_C vorliegt (vgl. das Ersatzschaltbild von Fig. 6). Diese Widerstandsänderung, die in Fig. 5 schematisch durch einen Pfeil ↑ bzw. ↓ hinter dem Symbol " R_C " veranschaulicht ist, wird zur Informationsspeicherung ausgenutzt. Für eine Drehung bzw. Änderung der Magnetisierungsrichtung in der weichmagnetischen Schicht WML ist es dabei ausreichend, wenn wenigstens einer der Ströme I_{WL} und I_{BL} in seiner Richtung umgeschaltet werden kann.

[0003] In Fig. 6 ist so die MTJ-Speicherzelle 1 als Widerstand R_C zwischen der Bitleitung BL und der senkrecht zu dieser verlaufenden Wortleitung WL schematisch veranschaulicht.

[0004] Aus den Fig. 5 und 6 wird sofort ersichtlich, dass in einer MRAM-Anordnung eine extrem hohe Speicherdichte erzielt werden kann, wenn mehrere Metallisierungssysteme mit jeweils zwischenliegenden MTJ-Speicherzellen übereinander gestapelt werden.

[0005] Für diese Stapelung sind nun drei verschiedene Array-Varianten möglich, welche schematisch in den Fig. 7 bis 9 gezeigt sind. Bei der in Fig. 7 dargestellten Variante liegen die einzelnen MTJ-Speicherzellen - veranschaulicht durch Widerstände - in einer Matrix direkt zwischen den Wortleitungen WL und den Bitleitungen BL. In einer solchen MRAM-Anordnung treten starke parasitäre Effekte auf, da bei einer selektierten Speicherzelle (vgl. Widerstand in Vollschwarz) Streuströme durch Speicherzellen, die mit der selektierten Wortleitung bzw. selektierten Bitleitung verbunden sind, nicht vermieden werden können.

[0006] Bei den Array-Varianten der Fig. 8 und 9 liegt jeweils eine Diode (Fig. 8) bzw. ein Transistor (Fig. 9) in Reihe zu den einzelnen MTJ-Speicherzellen. Diese Array-Varianten sind erheblich aufwendiger, was insbesondere für die Variante von Fig. 9 gilt, zumal dort zusätzlich zu den Bitleitungen BL noch Programmierleitungen PRL, Gateleitungen GL und Sourceleitungen SL vorgesehen werden müssen.

[0007] Unabhängig davon, welche der Array-Varianten der Fig. 7 bis 9 für den Aufbau eines Speicherzellenfeldes einer MRAM-Anordnung angewandt wird, muss bei einer Programmierung der Speicherzellen in die entsprechende Bitleitung BL und Wortleitung WL (bzw. Programmierleitung PRL in der Array-Variante von Fig. 9) der selektierten Speicherzelle jeweils ein Strom I_{BL} bzw. I_{WL} (in eine Wortleitung) eingeprägt werden, so dass das aus diesen Strömen resultierende Magnetfeld die selektierte MTJ-Speicherzelle an der Kreuzungsstelle beider Leitungen zu programmieren vermag. Dieser Vorgang ist schematisch in Fig. 10 veranschaulicht, welche Kreuzungsstellen einer Wortleitung WL1 mit Bitleitungen BL1, BL2 und BL3 veranschaulicht. Fließt hier ein Strom I_{WL} durch die Wortleitung BL1 und ein Strom I_{BL2} durch die Bitleitung BL2, so wird beispielsweise durch das von dem Strom I_{BL2} erzeugte Magnetfeld H_{BL2} nicht nur die MTJ-Speicherzelle 1₂ an der Kreuzungsstelle der Bitleitung BL2 mit der Wortleitung WL1 beeinflusst. Vielmehr wirkt dieses Magnetfeld H_{BL2} auch auf die MTJ-Speicherzellen 1₁ und 1₃ zwischen der Bitleitung BL1 bzw. BL3 und der Wortleitung WL1 ein, wie dies schematisch in Fig. 10 veranschaulicht ist.

[0008] Es kann also durchaus vorkommen, dass in einer MRAM-Anordnung auch neben der eigentlichen selektierten MTJ-Speicherzelle liegende MTJ-Speicherzellen durch Streufelder aufgrund der Ströme in der selektierten Wortleitung oder Bitleitung umprogrammiert werden, was als Programmierungsstörung bzw. Program Disturb bezeichnet wird. Dies gilt insbesondere für MRAM-Anordnungen, die die eingangs erwähnten Mehrschichtsysteme bilden, also speziell für die gerade allgemein gewünschten und angestrebten hochdichten Speicherarrays mit mehreren Pegeln von Leiterbahnen und dazwischenliegenden MTJ-Speicherzellen. Derartige Programmierungsstörungen bzw. Program Disturbs sind hier äußerst unerwünscht.

[0009] Es ist daher Aufgabe der vorliegenden Erfindung, ein Verfahren zur Verhinderung unerwünschter Program-

mierungen in einer MRAM-Anordnung zu schaffen, mit dem Umprogrammierungen von zu einer selektierten Speicherzelle benachbarten Speicherzellen durch Streumagnetfelder zuverlässig und auf einfache Weise verhindert werden kann.

[0010] Diese Aufgabe wird bei einem Verfahren der eingangs genannten Art erfindungsgemäß dadurch gelöst, dass durch die Wortleitung bzw. Programmierleitung oder Bitleitung oder eine gesonderte Leitung der wenigstens einen benachbarten Speicherzelle ein Strom geführt wird, der ein Kompensationsmagnetfeld liefert, das dem Streumagnetfeld entgegen wirkt.

[0011] Bei dem erfindungsgemäßen Verfahren wird also die Beeinflussung von zu einer programmierenden Speicherzelle in MRAM-Anordnungen benachbarten Speicherzellen durch Streumagnetfelder mittels Kompensationsmagnetfelder vermieden. Diese Kompensationsmagnetfelder werden ihrerseits durch Kompensationsströme erzeugt, die direkt in den entsprechenden Bitleitungen oder Wortleitungen bzw. Programmierleitungen der benachbarten Speicherzellen oder aber in gesonderten Leitungen fließen, die neben den gefährdeten Speicherzellen verlaufen. Durch das erfindungsgemäße Verfahren können so zuverlässig Programmierungsstörungen bzw. Program Disturbs in gefährdeten Speicherzellen vermieden werden.

[0012] Besonders vorteilhaft ist das erfindungsgemäße Verfahren bei dessen Anwendung auf Mehrschichtsysteme, da bei diesen das Auftreten von Streumagnetfeldern infolge der großen Nähe der einzelnen Schichten zueinander besonders problematisch ist.

[0013] Nachfolgend wird die Erfindung anhand der Zeichnungen näher erläutert. Es zeigen:

20 Fig. 1 eine schematische Darstellung, die erläutert, wie Programmierungsstörungen einer MTJ-Speicherzelle durch ein Kompensationsmagnetfeld nach einem ersten Ausführungsbeispiel der Erfindung eliminiert werden,

25 Fig. 2 eine schematische Darstellung, die erläutert, wie Programmierungsstörungen eines MTJ-Speicher-
elementes durch Kompensationsströme nach einem zweiten Ausführungsbeispiel der Erfindung eli-
miniert werden,

Fig. 3 eine perspektivische Darstellung eines Mehrschichtsystems,

30 Fig. 4 eine schematische Darstellung, die erläutert, wie Programmierungsstörungen in einem Mehr-
schichtsystem durch Kompensationsströme nach einem dritten Ausführungsbeispiel der Erfindung
eliminiert werden,

35 Fig. 5 eine übliche MTJ-Speicherzelle zwischen einer Bitleitung und einer Wortleitung in Perspektive,

Fig. 6 ein Ersatzschaltbild der MTJ-Speicherzelle von Fig. 5 und

Fig. 7 bis 9 verschiedene Array-Varianten für MRAM-Anordnungen.

40 Die Fig. 5 bis 9 sind bereits eingangs erläutert worden.

[0014] In den Figuren werden für einander entsprechende Bauteile jeweils die gleichen Bezeichnungen verwendet.

[0015] In den Fig. 1, 2 und 4 sind wie in der Fig. 10 aus Gründen einer vereinfachten Darstellung die Magnetfelder kreisförmig gezeichnet. Aufgrund der in der Regel rechteckförmigen Leiterquerschnitte für die Bitleitungen und Wortleitungen und der Überlagerung verschiedener Magnetfelder infolge der Ströme durch die Bitleitungen und Wortleitungen ergeben sich tatsächlich weitaus komplexere Magnetfeldverteilungen. Dies ändert aber nichts daran, dass bei diesen komplexeren Magnetfeldverteilungen grundsätzlich ähnliche Bedingungen vorliegen, wie sie anhand der kreisförmigen Magnetfelder erläutert werden sollen.

[0016] Bei dem Ausführungsbeispiel von Fig. 1 wird davon ausgegangen, dass ähnlich wie bei der Anordnung von Fig. 10 die MTJ-Speicherzelle 1_2 an der Kreuzung der Bitleitung BL2 mit der Wortleitung WL1 programmiert werden soll. Dies geschieht nun durch Überlagerung der Magnetfelder, welche durch die Programmierströme I_{WL} in der Wortleitung WL1 und I_{BL2} in der Bitleitung BL2 erzeugt werden. Es ist in Fig. 1 wie in Fig. 10 nur das Magnetfeld H_{BL2} dargestellt, das durch den Programmierstrom I_{BL2} erzeugt wird, welcher in der Bitleitung BL2 in die Zeichenebene hineinfließt. Dieser Strom I_{BL2} erzeugt nun starke parallele Magnetfeldkomponenten im Schichtsystem der MTJ-Speicherzelle 1_2 an der Kreuzung der Bitleitung BL2 mit der Wortleitung WL1. Zusammen mit dem durch den Wortleitungsstrom I_{WL} gelieferten Magnetfeld wird dadurch die genannte MTJ-Speicherzelle 1_2 programmiert.

[0017] Der Strom I_{BL2} , der durch die Bitleitung BL2 fließt, erzeugt aber auch Streumagnetfelder im Bereich der Kreuzungen der Bitleitung BL1 sowie der Bitleitung BL3 mit der Wortleitung WL1. Durch diese Streumagnetfelder können

die an diesen Kreuzung n liegenden MTJ-Speicherzellen 1_1 und 1_3 in unerwünschter Weise beeinflusst werden, so dass hier Programmierungsstörungen bzw. "Program Disturbs" auftreten. Diese Störungen liegen vor, obwohl die parallelen Magnetfeldkomponenten im Bereich dieser benachbarten MTJ-Speicherzellen 1_1 und 1_3 erheblich kleiner sind als die parallele Magnetfeldkomponente im Bereich der zu programmierenden MTJ-Speicherzelle 1_2 .

5 [0018] Um nun solche Programmierungsstörungen im Bereich der benachbarten MTJ-Speicherzellen 1_1 und 1_3 zu verhindern, können Kompensationsmagnetfelder verwendet werden, indem beispielsweise durch die Bitleitung BL_3 ein entsprechender Kompensationsstrom I_{BL_3} geschickt wird, wie dies schematisch in Fig. 1 veranschaulicht ist. Durch das von diesem Kompensationsstrom I_{BL_3} erzeugte Kompensationsmagnetfeld können die parallelen Magnetfeldkomponenten in der MTJ-Speicherzelle 1_3 nahezu aufgehoben werden. Gleches gilt für die MTJ-Speicherzelle 1_1 . Ein Kompensationsmagnetfeld kann gegebenenfalls auch durch eine neben der mit dem Strommagnetfeld beaufschlagten Bitleitung BL verlaufenden gesonderten Leitung L (vgl. Fig. 7) erzeugt werden.

10 [0019] Ein anderes Ausführungsbeispiel des erfindungsgemäßen Verfahrens ist in Fig. 2 veranschaulicht. Bei diesem Ausführungsbeispiel, bei dem wie beim Ausführungsbeispiel der Fig. 1 ein in der Bitleitung BL_2 fließender Programmierstrom I_{BL_2} Streumagnetfelder im Bereich der MTJ-Speicherzellen 1_1 und 1_3 erzeugt, wird in eine Bitleitung BL_4 und gegebenenfalls in weitere benachbarte Bitleitungen ein Strom eingeprägt, der das Streumagnetfeld aufgrund des Stromes I_{BL_2} in der Bitleitung BL_3 so weit reduziert, dass durch den Programmierstrom I_{BL_2} in der Bitleitung BL_2 keine Programmierstörung in der MTJ-Speicherzelle 1_3 zwischen der Bitleitung BL_3 und der Wortleitung WL_1 auftritt. Allerdings sollte der das Kompensationsmagnetfeld liefernde Strom I_{BL_4} in der Bitleitung BL_4 nicht so groß sein, dass die parallelen Streumagnetfeldkomponenten in der MTJ-Speicherzelle 1_3 völlig ausgelöscht werden, da sonst auch die MTJ-Speicherzelle 1_4 zwischen der Bitleitung BL_4 und der Wortleitung WL_1 programmiert werden würde. Es kann hier also "nur" eine Abschwächung des durch den Programmierstrom I_{BL_2} erzeugten Streumagnetfeldes in der MTJ-Speicherzelle 1_3 erreicht werden, was aber für den praktischen Gebrauch vollkommen ausreichend ist.

15 [0020] Fig. 3 veranschaulicht, wie in einem Mehrschichtsystem Bitleitungen BL_1 , BL_2 und BL_3 mit Wortleitungen WL_1 & 2 sowie WL_3 & 4 zusammenwirken. MTJ-Speicherzellen 1_1 , 1_2 , 1_3 und 1_4 liegen also zwischen der Bitleitung BL_1 und der Wortleitung WL_1 & 2, der Wortleitung WL_1 & 2 und der Bitleitung BL_2 , der Bitleitung BL_2 und der Wortleitung WL_3 & 4 sowie zwischen der Wortleitung WL_3 & 4 und der Bitleitung BL_3 .

20 [0021] In Fig. 4 ist schematisch der Aufbau eines solchen Mehrschichtsystems veranschaulicht. Auch bei dem anhand der Fig. 4 erläuterten Ausführungsbeispiel soll angenommen werden, dass die MTJ-Speicherzelle 1_2 zwischen der Wortleitung WL_1 und der Bitleitung BL_2 durch Programmierströme in der Wortleitung WL_1 und in der Bitleitung BL_2 programmiert werden soll. Programmierstörungen in der MTJ-Speicherzelle 1_3 können hier wie beim Ausführungsbeispiel von Fig. 1 durch einen entsprechenden Kompensationsstrom I_{BL_3} in der Bitleitung BL_3 verhindert werden, um mit einem Kompensationsmagnetfeld eine parallele Streumagnetfeldkomponente im Bereich der MTJ-Speicherzelle 1_3 auszugleichen.

25 [0022] Kritischer sind aber die Verhältnisse in einer in einer anderen Ebene liegenden MTJ-Speicherzelle 1_5 zwischen der Wortleitung WL_1 und der Bitleitung BL_5 : die MTJ-Speicherzelle 1_5 hat zwar einen ähnlichen Abstand von der Bitleitung BL_2 wie die MTJ-Speicherzelle 1_3 . In der MTJ-Speicherzelle 1_5 wirken aber infolge eines in der Bitleitung BL_2 fließenden Programmierstromes I_{BL_2} deutlich stärkere parallele Magnetfeldkomponenten als in der MTJ-Speicherzelle 1_3 , so dass die Gefahr von Programmierstörungen in der MTJ-Speicherzelle 1_5 erheblich größer ist als in der MTJ-Speicherzelle 1_3 . Diese Programmierstörungen können aber erfindungsgemäß in einfacher Weise verhindert werden, indem ein entsprechender Kompensationsstrom I_{BL_5} durch die Bitleitung BL_5 geschickt wird, wodurch ein Kompensationsmagnetfeld erzeugt wird, das das Streumagnetfeld aufgrund des Stromes I_{BL_2} in der MTJ-Speicherzelle 1_5 aufhebt, wie dies schematisch in Fig. 4 angedeutet ist.

30 [0023] Aus dem Ausführungsbeispiel von Fig. 4 ist deutlich zu ersehen, welche Bedeutung die Stromkompensation gemäß dem erfindungsgemäßen Verfahren in Mehrschichtsystemen besitzt. Dabei können selbstverständlich auch durch weitere Leitungen für Kompensationszwecke Kompensierströme geschickt werden.

35 [0024] Durch Leitungen, die zu einer selektierten Leitung benachbart sind, können erfindungsgemäß Ströme geschickt werden, welche auch den Programmievorgang in der selektierten Speicherzelle unterstützen, wenn dies beispielsweise Vorteile in Hinsicht einer besseren Selektivität mit sich bringt. Weiterhin ist es möglich, Kompensierströme durch selbstjustierende Schaltungen anzupassen, um dadurch beispielsweise Auswirkungen von Prozessschwankungen bei der Herstellung der MRAM-Anordnung zu beseitigen.

40

45

50

Bezugszeichenliste

[0025]

55	1; 1_1 , 1_2 , 1_3 , ...	MTJ-Speicherzellen
	BL ; BL_1 , BL_2 , BL_3 , ...	Bitleitungen
	WL ; WL_1 , WL_2 , ...	Wortleitungen

R_C	Widerstand einer MTJ-Speicherzelle
$I_{BL}, I_{BL1}, I_{BL2}, \dots$	Bitleitungsstrom
I_{WL}	Wortleitungsstrom
H_{BL2}	Programmiermagnetfeld
5 L	gesonderte Leitung
H_K	Kompensationsmagnetfeld
WML	weichmagnetische Schicht
HML	hartmagnetische Schicht
TL	Tunnelbarrierenschicht
10 GL	Gateleitung
PRL	Programmierleitung

Patentansprüche

15 1. Verfahren zur Verhinderung unerwünschter Programmierungen in einer MRAM-Anordnung, bei der Speicherzellen ($1; 1_1, 1_2, \dots$) in einem Speicherzellenfeld in wenigstens einer Ebene an Kreuzungsstellen zwischen Wortleitungen (WL) bzw. Programmierleitungen (PRL) und Bitleitungen (BL) liegen, wobei durch die zu einer selektierten Speicherzelle (1_2) gehörenden Wortleitungen (WL1) und Bitleitungen (BL2) Programmierströme ($I_{WL}; I_{BL2}$) geschickt sind, die auch in wenigstens einer zu der selektierten Speicherzelle (1_2) benachbarten Speicherzelle ($1_3; 1_5$) ein dort als Streumagnetfeld wirkendes Magnetfeld erzeugen,
dadurch gekennzeichnet,
dass durch die Wortleitung bzw. Programmierleitung (PRL) oder Bitleitung (BL3; BL5) oder eine gesonderte Leitung (L) der wenigstens einen benachbarten Speicherzelle ($1_3; 1_5$) ein Kompensationsstrom geführt wird, der ein Kompensationsmagnetfeld liefert, das dem Streumagnetfeld entgegenwirkt.

20 2. Verfahren nach Anspruch 1,
dadurch gekennzeichnet,
dass Kompensationsströme in jeweils zu einer selektierten Bitleitung (BL2) übernächsten Bitleitung (BL4) eingeprägt sind.

25 3. Verfahren nach Anspruch 2,
dadurch gekennzeichnet,
dass der Kompensationsstrom schwächer als der Programmierstrom eingestellt wird.

30 4. Verfahren nach einem der Ansprüche 1 bis 3,
dadurch gekennzeichnet,
dass Kompensationsströme in einem Mehrschichtsystem in Wort- oder Bitleitungen in mehreren Ebenen eingeprägt werden.

35 40 5. Verfahren nach einem der Ansprüche 1 bis 4,
dadurch gekennzeichnet,
dass die Stärke der Kompensationsströme durch selbstjustierende Schaltungen gesteuert wird.

45

50

55

Fig. 1

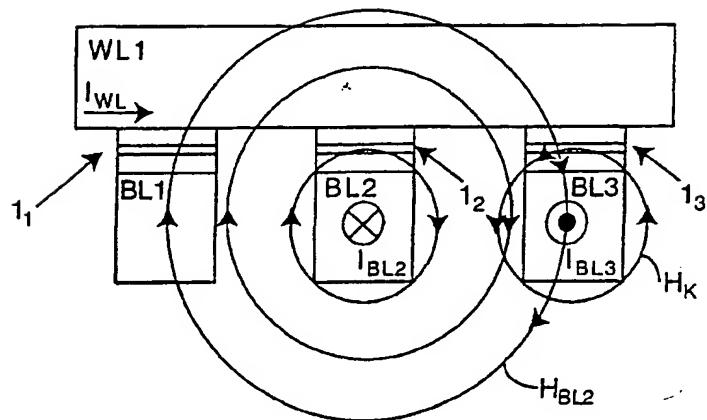


Fig. 2

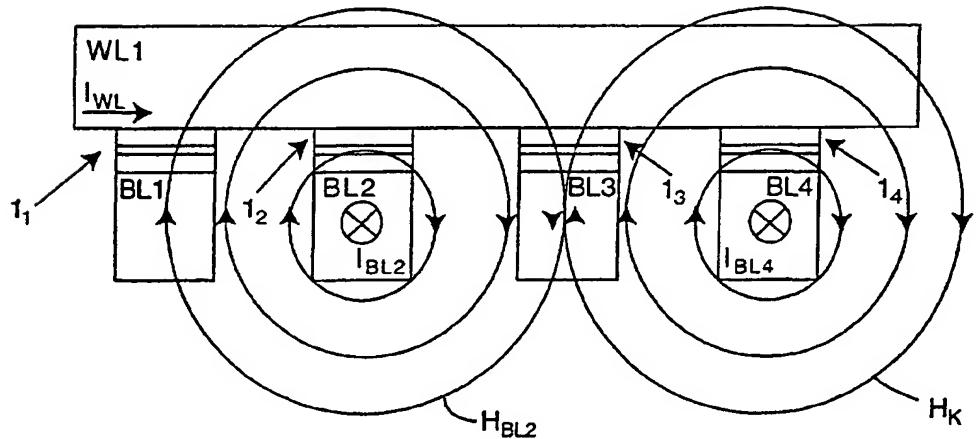


Fig. 3

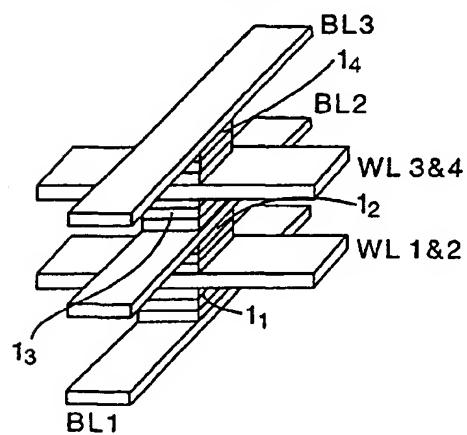


Fig. 4

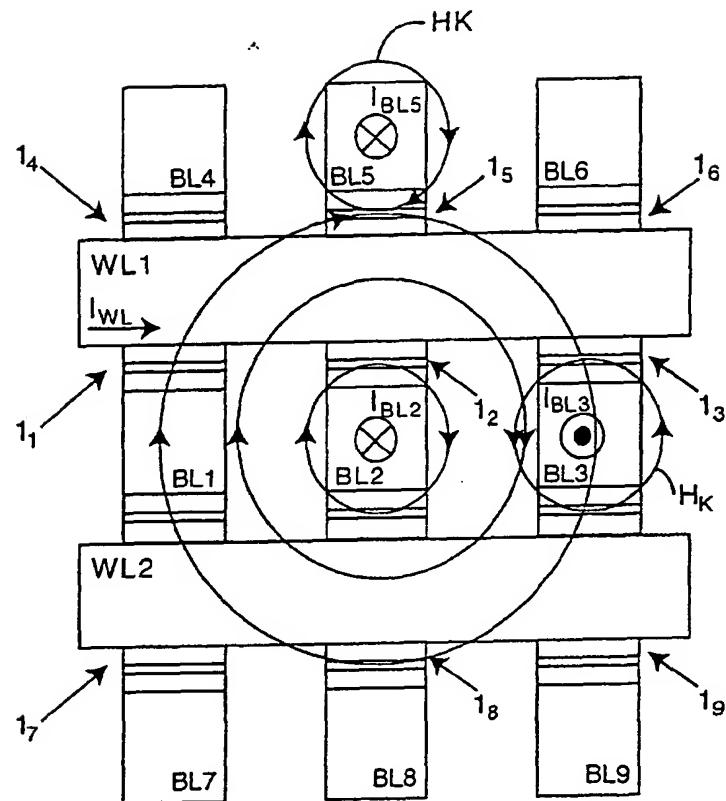


Fig. 5

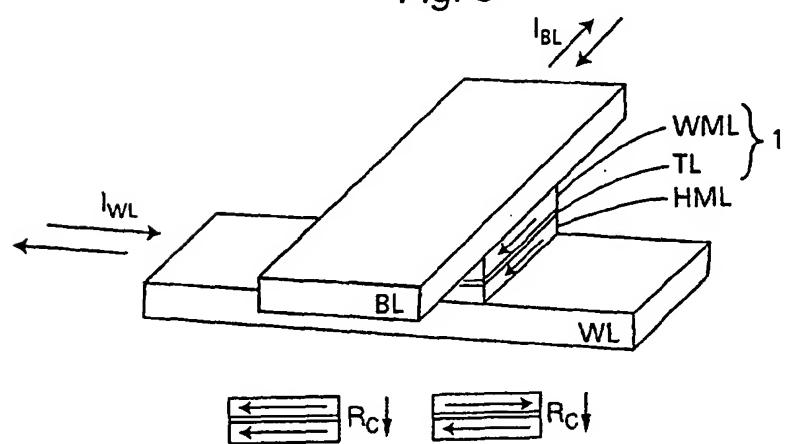


Fig. 6

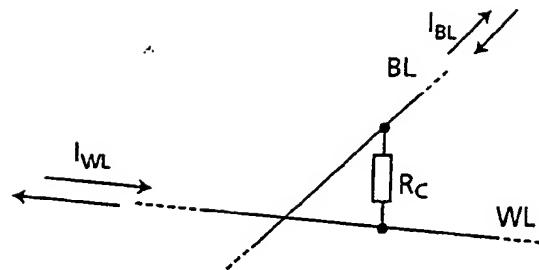


Fig. 7

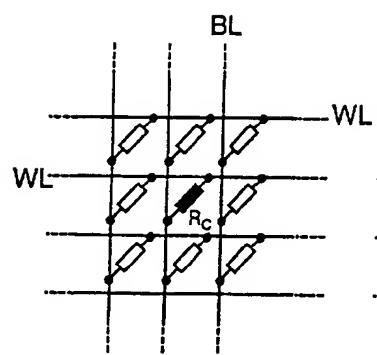


Fig. 8

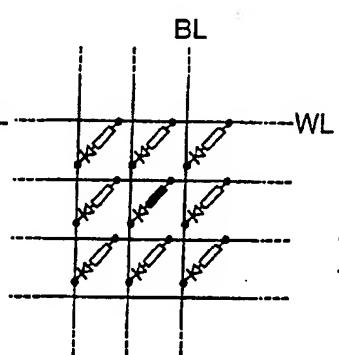


Fig. 9

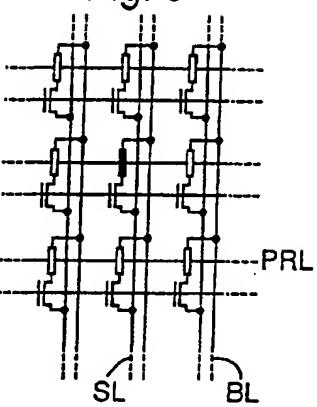


Fig. 10

